## OPERAZIONI PRINCIPALI STEP 7 - Programmazione in AWL

## 

## *Prof. Messina A.*

**LD**  **carica operazione**

Viene usato all’inizio delle programmazioni

Permette di memorizzare temporaneamente in una specifica sezione (registro di accumulo) i livelli logici degli ingressi e/o delle uscite per consentire, con l’uso delle istruzioni A e O di porre in serie o in parallelo blocchi di circuiti inseriti nel programma

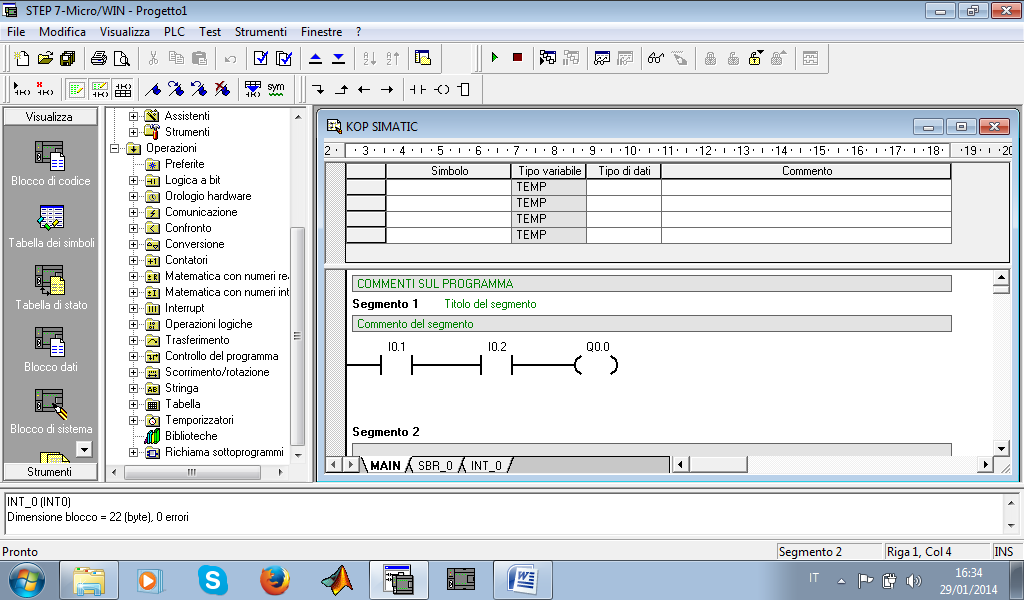
**A**  combinazione **AND ( per contatti in serie)**

Mette in serie il risultato immediatamente precedente l’istruzione con la condizione degli ingressi e/o delle uscite successivamente impostati

LD I0.1

**A** I0.2

= Q0.0



LD memorizza temporaneamente il livello logico dell’ ingresso I0.1

A mette in serie il risultato (livello logico su I0.1) memorizzato con l’istruzione LD, con la condizione dell’ ingresso I0.2

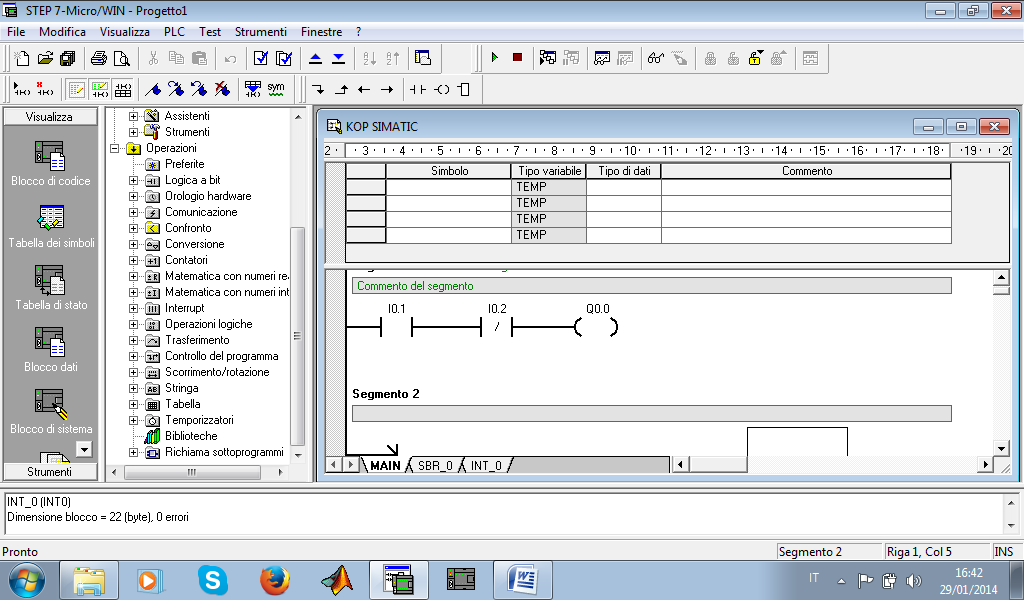
**AN** combinazione **AND NOT**

Mette in serie il risultato immediatamente precedente l’istruzione con la condizione negata degli ingressi e/o delle uscite successivamente impostati

LD I0.1

**AN** I0.2

= Q0.0

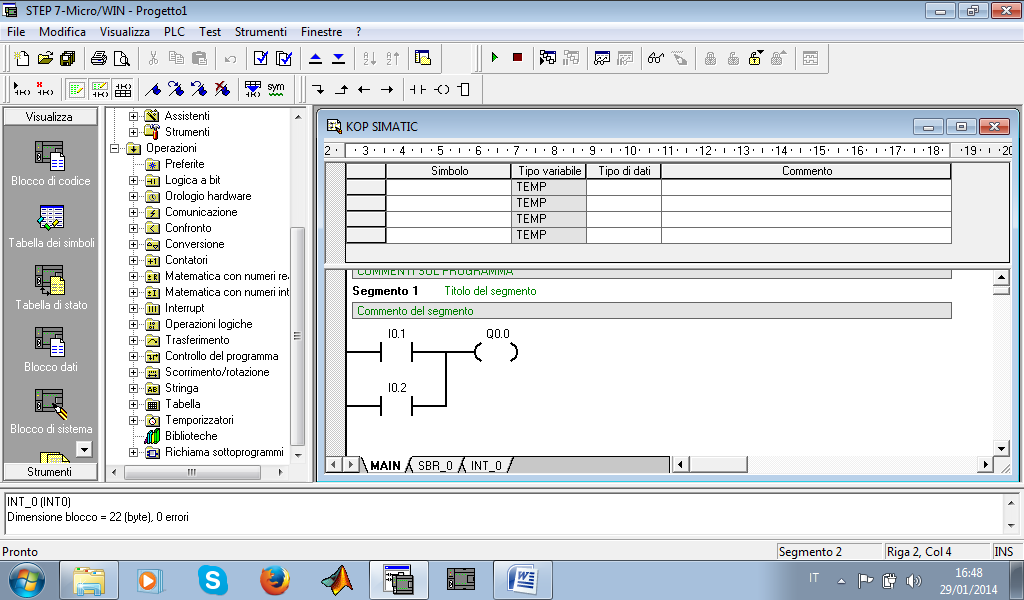
****

LD memorizza temporaneamente il livello logico dell’ ingresso I0.1

AN mette in serie il risultato (livello logico su I0.1) memorizzato con l’istruzione LD, con la condizione **NEGATA** dell’ ingresso I0.2

**O** combinazione **OR**  ( per contatti in parallelo)

Mette in parallelo il risultato immediatamente precedente l’istruzione con la condizione degli ingressi e delle uscite successivamente impostati

****

LD I0.1

**O**  I0.2

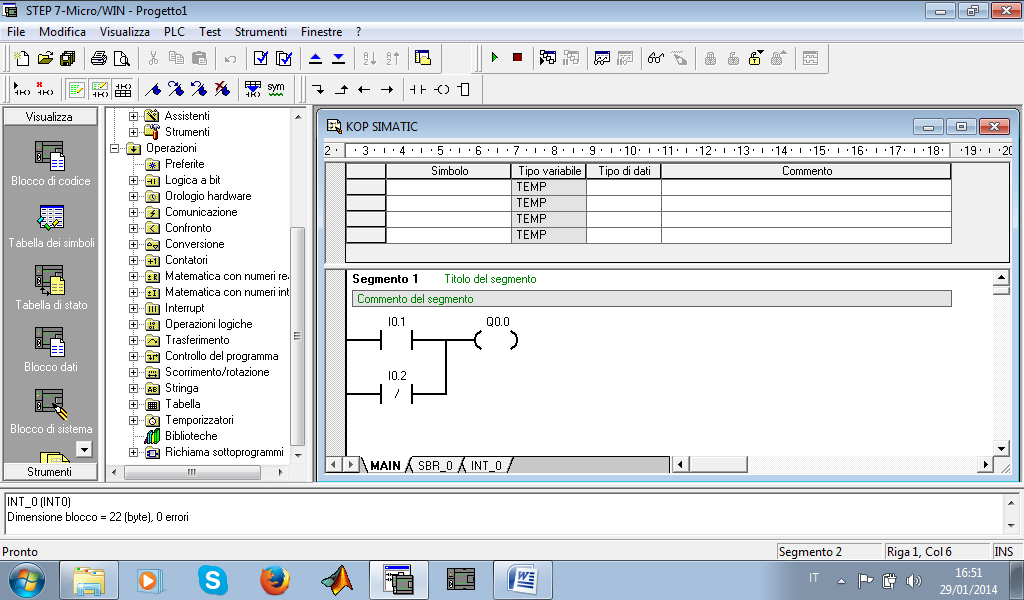
= Q0.0

LD memorizza temporaneamente il livello logico dell’ ingresso I0.1

O mette in parallelo il risultato (livello logico su I0.1) memorizzato con l’istruzione LD, con la condizione dell’ ingresso I0.2

**ON** combinazione **OR NOT**

Mette in parallelo il risultato immediatamente precedente l’istruzione con la condizione degli ingressi e delle uscite successivamente impostati



LD I0.1

**ON**  I0.2

= Q0.0

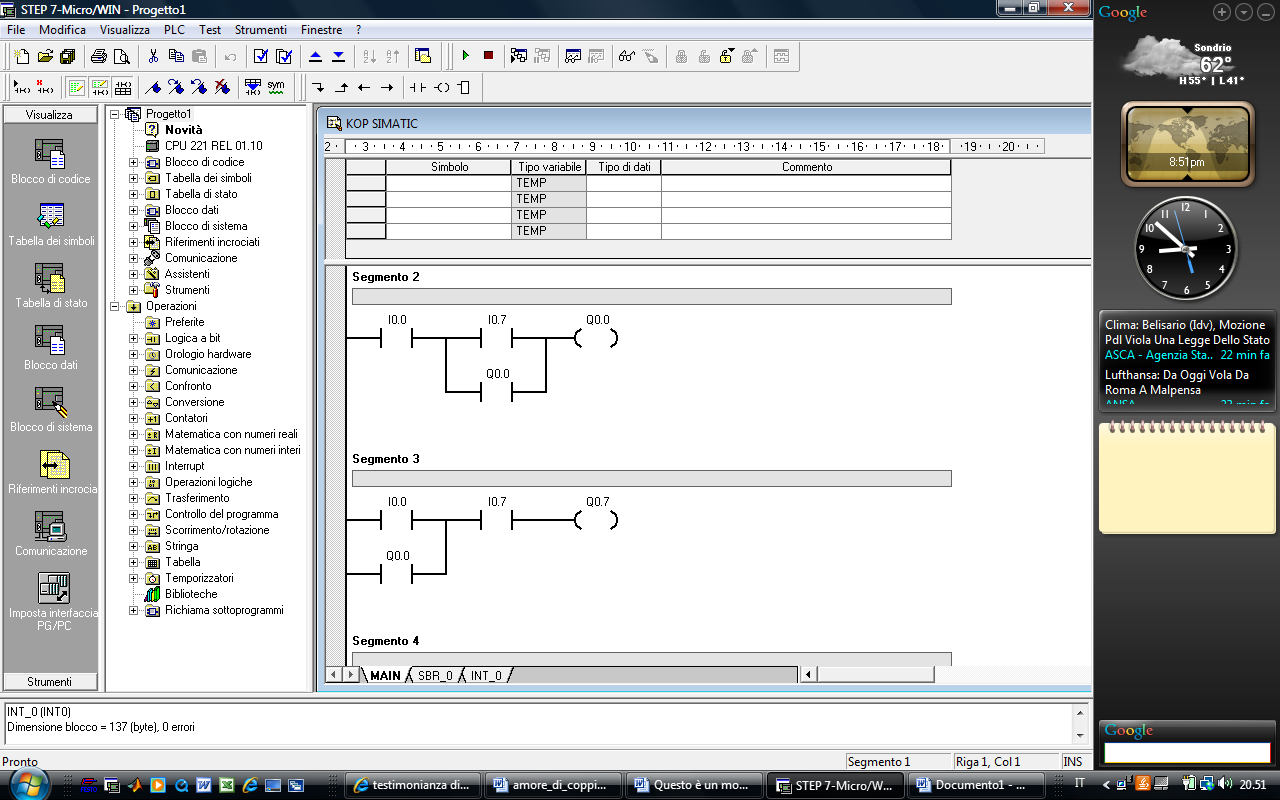
LD memorizza temporaneamente il livello logico dell’ ingresso I0.1

ON mette in parallelo il risultato (livello logico su I0.1) memorizzato con l’istruzione LD, con la condizione **NEGATA** dell’ ingresso I0.2

### ALD combinazione OR e successiva AND tra blocchi

( per la combinazione di contatti in parallelo posti in serie)

Mette in serie il risultato immediatamente precedente l’istruzione con il risultato temporaneamente memorizzato )



LD I0.0

LD I0.7

O Q0.0

**ALD**

= Q0.0

LD memorizza temporaneamente il livello logico dell’ ingresso I0.0

LD memorizza temporaneamente il livello logico dell’ ingresso I0.7

O mette in parallelo il risultato (livello logico su I0.7) memorizzato con la seconda istruzione LD

ALD mette in serie il risultato ottenuto dal blocco parallelo (I0.7 – Q0.0) con il livello logico memorizzato di I0.0 con la prima istruzione

### OLD combinazione AND e successiva OR tra blocchi

( per la combinazione di contatti in serie posti in parallelo)

Mette in parallelo il risultato memorizzato immediatamente prima dell’istruzione (risultato della prima AND) con il risultato temporaneamente memorizzato dalle istruzioni successive (risultato della seconda AND)

Esempio 1

LD I0.1

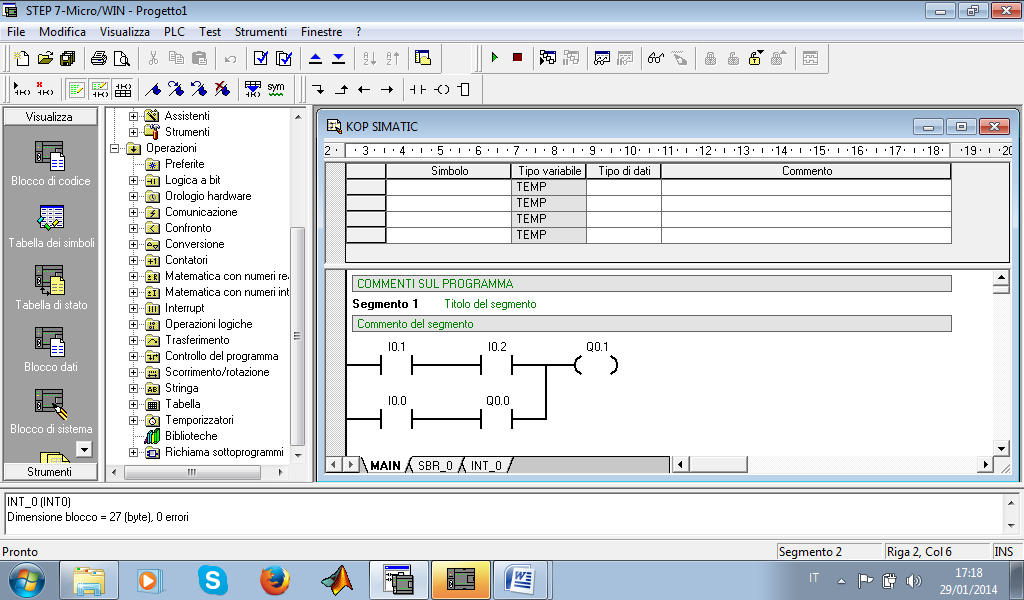
A I0.2

LD I0.0

A Q0.0

**OLD**

= Q0.1



LD memorizza temporaneamente il livello logico dell’ ingresso I0.1

A mette in serie il risultato (livello logico su I0.1) memorizzato con l’istruzione LD, con la condizione dell’ ingresso I0.2

*Prima operazione conclusa e memorizzata*

LD memorizza temporaneamente il livello logico dell’ ingresso I0.0

A mette in serie il risultato (livello logico su I0.2) memorizzato con l’istruzione LD, con la condizione l’uscita Q0.0

*Seconda operazione conclusa e memorizzata*

OLD Mette in parallelo il risultato memorizzato dalle due operazioni precedenti

Esempio 2

LD I0.1

LD I0.2

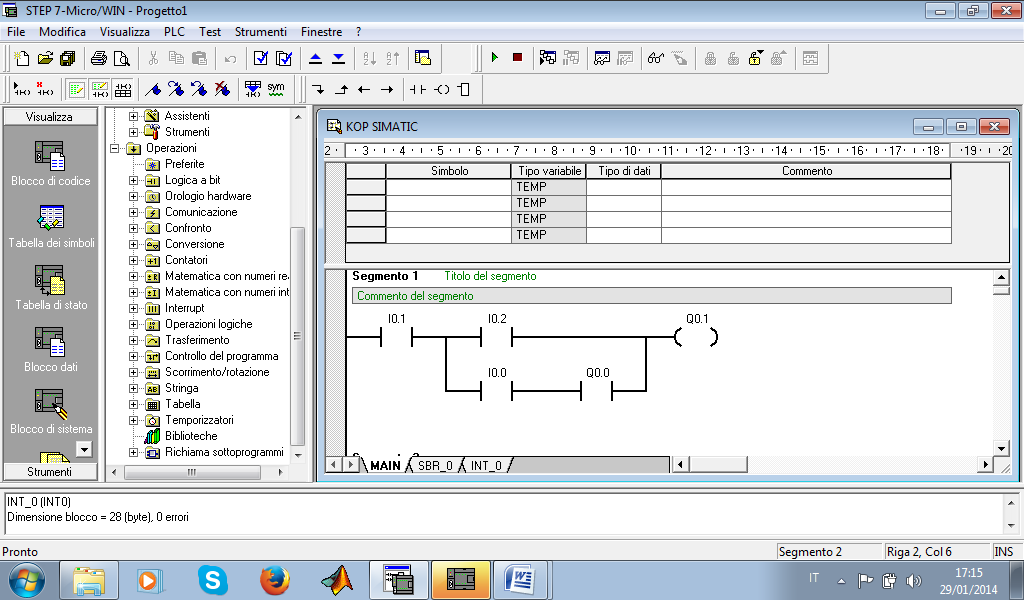
LD I0.0

A Q0.0

**OLD**

ALD

= Q0.1

****

LD memorizza temporaneamente il livello logico dell’ ingresso I0.1

LD memorizza temporaneamente il livello logico dell’ ingresso I0.2

LD memorizza temporaneamente il livello logico dell’ ingresso I0.0

A mette in serie il risultato (livello logico su I0.0) memorizzato con l’ultima l’istruzione LD, con la condizione dell’ uscita Q0.0

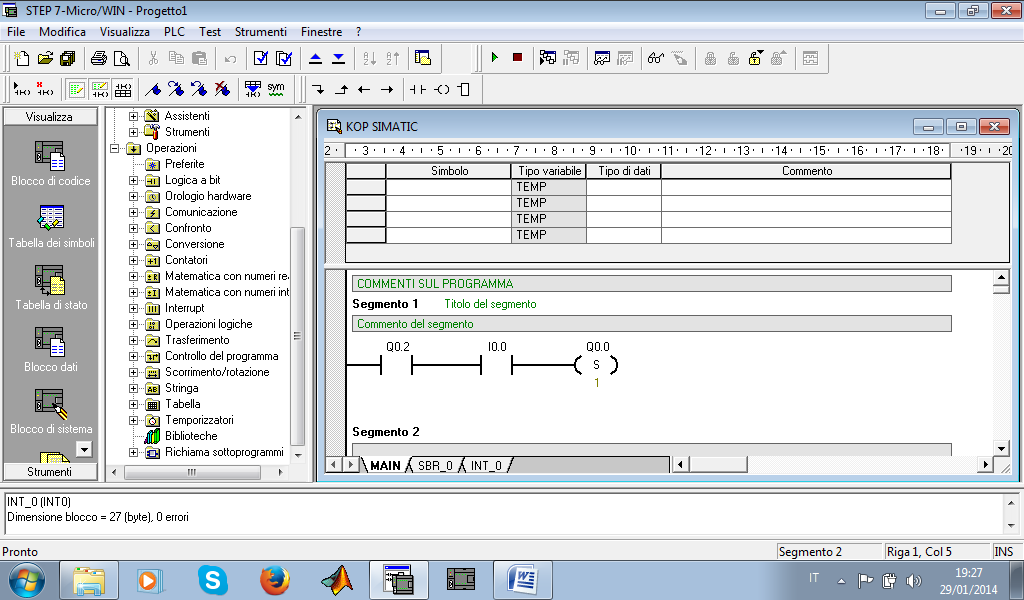
OLD Mette in parallelo il risultato memorizzato dalle operazioni parallele precedenti (parallelo di I0.2 con la AND I0.0 –Q0.0)

ALD mette in serie il risultato ottenuto dal blocco serie - parallelo (I0.0 – Q0.0 e I0.2) con il livello logico memorizzato di I0.1.

=  attribuzione di risultato

Porta in uscita il risultato delle operazioni svolte precedentemente indirizzandolo ad una determinata uscita (relè d’uscita o relè interno)

**S** impostare una memoria



LD Q0.2

A I0.0

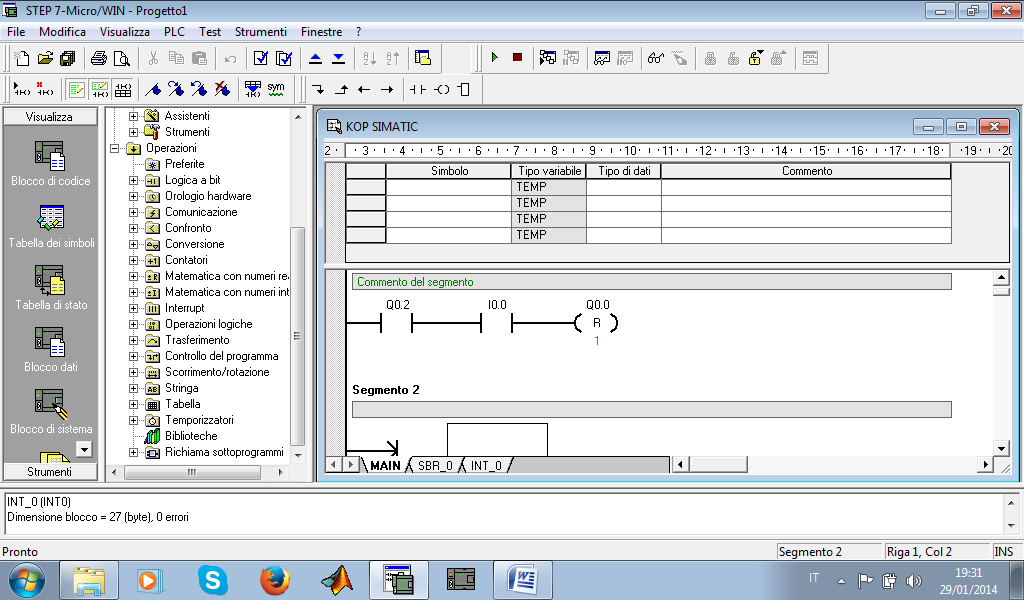
S Q0.0, 1

**R** resettare una memoria

LD Q0.2

A I0.0

R Q0.0, 1



Le uscite, i relè possono essere attivati (portati alla condizione ON) o ripristinati (portati alla condizione OFF) dalle istruzioni SET e RESET